

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年 1月27日

出 願 番 号

Application Number:

特願2000-018750

出 願 人

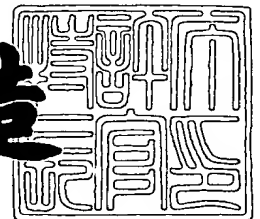
Applicant (s):

シャープ株式会社

2000年11月10日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3093468

【書類名】 特許願

【整理番号】 168971

【提出日】 平成12年 1月27日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/01
G02F 1/136

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 和泉 良弘

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 近間 義雅

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 越智 久雄

【特許出願人】

【識別番号】 000005049

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100062144

【弁理士】

【氏名又は名称】 青山 葆

【選任した代理人】

【識別番号】 100084146

【弁理士】

【氏名又は名称】 山崎 宏

【手数料の表示】

【予納台帳番号】 013262

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9003079

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 アクティブマトリックス基板およびその製造方法、並びに、液晶表示装置

【特許請求の範囲】

【請求項 1】 絶縁基板上に、格子状に配列された電極配線と、上記電極配線における各格子点毎に設けられた複数のアクティブ素子と、上記アクティブ素子を介して上記電極配線に接続された複数の画素電極を有するアクティブマトリックス基板において、

上記画素電極は、ゾルゲル材料を用いて成膜された透明導電酸化膜であることを特徴とするアクティブマトリックス基板。

【請求項 2】 請求項 1 に記載のアクティブマトリックス基板において、
上記画素電極としての透明導電酸化膜は、上記電極配線およびアクティブ素子が形成される工程より前の工程で成膜されていることを特徴とするアクティブマトリックス基板。

【請求項 3】 請求項 1 あるいは請求項 2 に記載のアクティブマトリックス基板において、

上記ゾルゲル材料は感光性を有していることを特徴とするアクティブマトリックス基板。

【請求項 4】 請求項 3 に記載のアクティブマトリックス基板において、
上記ゾルゲル材料にはキレート化剤が添加されていることを特徴とするアクティブマトリックス基板。

【請求項 5】 請求項 3 に記載のアクティブマトリックス基板において、
上記ゾルゲル材料には感光性樹脂が添加されていることを特徴とするアクティブマトリックス基板。

【請求項 6】 請求項 1 乃至請求項 5 の何れか一つに記載のアクティブマトリックス基板において、

上記ゾルゲル材料は、インジウム錫酸化物、二酸化錫あるいはそれらにアンチモンがドーピングされたものを主材料とすることを特徴とするアクティブマトリックス基板。

【請求項 7】 絶縁基板上に、格子状に配列された電極配線と、上記電極配線における各格子点毎に設けられた複数のアクティブ素子と、上記アクティブ素子を介して上記電極配線に接続された複数の画素電極を有するアクティブマトリックス基板の製造方法であって、

上記画素電極を、上記電極配線およびアクティブ素子を形成する工程より前の工程で、ゾルゲル材料を用いて形成することを特徴とするアクティブマトリックス基板の製造方法。

【請求項 8】 請求項 1 乃至請求項 6 の何れか一つに記載のアクティブマトリックス基板、あるいは、請求項 7 に記載のアクティブマトリックス基板の製造方法によって製造されたアクティブマトリックス基板を用いたことを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、液晶表示装置(LCD)、エレクトロクロミック表示装置(ECD)、エレクトロルミネッセント表示装置(ELD)等のフラットパネル型ディスプレイや、X線イメージセンサ、密着型イメージセンサ等のフラットパネル型イメージセンサに用いることが可能なアクティブマトリックス基板およびその製造方法、並びに、そのアクティブマトリックス基板を用いた液晶表示装置に関する。

【0002】

【従来の技術】

LCDに代表されるフラットパネル型ディスプレイに使用されるアクティブマトリックス基板においては、絶縁基板上に電極配線(走査電極および信号電極)が格子状に配設されると共に、その交差部毎にアクティブ素子(例えば、薄膜トランジスタ(TFT))および画素電極が配設されている。

【0003】

図4は、透過型LCDに用いるアクティブマトリックス基板の代表的な構造を示す縦断面図である。このアクティブマトリックス基板においては、通常、画素電極9はITO(インジウム錫酸化物)から成る透明導電膜によって構成されて

いる。その場合、上記ITOはスパッタ等の真空成膜技術によって形成される。

【0004】

尚、図4中、1はガラス基板、2は走査電極、3は走査電極2に接続されたゲート電極、4はゲート絶縁膜、5はチャンネル層、6はコンタクト層、7はソース電極(信号電極)、8はドレイン電極、10は絶縁保護膜である。そして、ゲート電極3,ゲート絶縁膜4,チャンネル層5,コンタクト層6,ソース電極7およびドレイン電極8で、TFT11を構成している。

【0005】

【発明が解決しようとする課題】

しかしながら、上記従来のアクティブマトリックス基板には、以下のような問題がある。すなわち、上述したように真空成膜技術によって形成された透明導電膜を画素電極9の形状にパターニングするためには、図5に示すように、①スパッタ成膜プロセスで成るITO成膜工程、②レジスト塗布、③プリバーク、④露光、⑤現像および⑥ポストバークの各プロセスで成るフォトリソパターニング工程、⑦エッチング、⑧レジスト剥離および⑨洗浄の各プロセスで成るエッチングおよびレジスト剥離工程を経る必要があり、①スパッタ成膜から⑨洗浄までの多くのプロセスが必要になる。

【0006】

昨今、コンピュータ、携帯端末機器、テレビジョン等の多くの機器にLCDが使用されるようになってきており、今後益々フラットパネル型ディスプレイの需要が増すものと予測される。それに対処するためには、上記フラットパネル型ディスプレイに用いるアクティブマトリックス基板の低価格化を図って行く必要がある。

【0007】

しかしながら、従来のアクティブマトリックス基板においては、上述したように、画素電極9の形成に際しては、真空成膜技術によって形成した透明導電膜に対してパターニングを行っているため多くのプロセスが必要であり、上記アクティブマトリックス基板の低価格化の実現を妨げているのである。

【0008】

そこで、この発明の目的は、画素電極の製造プロセスを大幅に短縮できるアクティブマトリックス基板およびその製造方法、並びに、液晶表示装置を提供することにある。

【 0 0 0 9 】

【課題を解決するための手段】

上記目的を達成するため、第1の発明は、絶縁基板上に、格子状に配列された電極配線と、上記電極配線における各格子点毎に設けられた複数のアクティブ素子と、上記アクティブ素子を介して上記電極配線に接続された複数の画素電極を有するアクティブマトリックス基板において、上記画素電極は、ゾルゲル材料を用いて成膜された透明導電酸化膜であることを特徴としている。

【 0 0 1 0 】

上記構成によれば、画素電極の材料として、基板にスピンコート法やディップ法で塗布することができるゾルゲル材料を採用している。したがって、真空成膜装置を用いることなく透明画素電極を形成することができ、上記画素電極の製造プロセスが短縮される。

【 0 0 1 1 】

また、上記第1の発明のアクティブマトリックス基板は、上記画素電極としての透明導電酸化膜を、上記電極配線およびアクティブ素子が形成される工程より前の工程で成膜することが望ましい。

【 0 0 1 2 】

一般に、上記ゾルゲル材料は、残留有機物を除去するために成膜時に500℃程度の高温焼成を必要とする。ところが、上記構成によれば、最初に上記画素電極が形成され、その後に上記電極配線およびアクティブ素子が形成される。したがって、上記電極配線やアクティブ素子の耐熱温度が300℃程度であっても、それらに熱的ダメージを与えることなくアクティブマトリックス基板が形成される。この場合、上記電極配線やアクティブ素子が最初に形成されると、上記ゾルゲル材料の高温焼成時に上記電極配線を構成する金属やアクティブ素子を構成するa-Si（アモルファスシリコン）等の半導体に変質してしまうという問題が発生するのである。

【 0 0 1 3 】

また、上記第 1 の発明のアクティブマトリックス基板は、上記ゾルゲル材料に感光性を持たせることが望ましい。

【 0 0 1 4 】

上記構成によれば、上記画素電極の材料としてのゾルゲル材料は感光性を有している。したがって、上記透明導電酸化膜を画素電極の形状にパターニングする際にフォトリソパターニング工程およびエッチング工程を必要とはせず、フォトリソを用いた従来のパターニングの場合よりも工程が短縮される。したがって、上記画素電極の製造プロセスが短縮される。

【 0 0 1 5 】

また、上記第 1 の発明のアクティブマトリックス基板は、上記ゾルゲル材料にキレート化剤を添加することが望ましい。

【 0 0 1 6 】

キレート化剤で化学修飾された金属アルコキシドを用いて上記ゲル膜を形成すると、そのゲル膜は紫外線照射によって溶解度が大きく変化する。すなわち、紫外線が照射されたゲル膜はキレート結合が切断されて、アルカリ溶液やアルコールに不溶化する。上記構成によれば、上記画素電極の材料としてのゾルゲル材料にキレート化剤が添加されている。したがって、上記ゾルゲル材料に容易に感光性が付与される。

【 0 0 1 7 】

また、上記第 1 の発明のアクティブマトリックス基板は、上記ゾルゲル材料に感光性樹脂を添加することが望ましい。

【 0 0 1 8 】

上記構成によれば、上記画素電極の材料としてのゾルゲル材料に感光性樹脂が適度な割合でブレンドされることで、上記ゾルゲル材料に容易に感光性が付与される。例えば、ゾルゲル材料に光重合性を有するモノマーと重合開始材とをブレンドした材料の前駆膜に紫外線を照射すると、モノマーが重合して網目状の高分子ネットワークが形成され、その高分子ネットワークの隙間に上記ゾルゲル材料が存在した状態になる。したがって、その後、現像処理を行うことで紫外線が照

射された重合部分の膜のみネガパターンとして残存し、未照射部のゾルゲル材料は未重合のモノマーと共に現像液に溶解されるのである。

【 0 0 1 9 】

また、上記第1の発明のアクティブマトリックス基板は、上記画素電極の材料としてのゾルゲル材料を、ITO、 SnO_2 あるいはそれらにSbがドーピングされたものを主材料とすることが望ましい。

【 0 0 2 0 】

ITOや SnO_2 は、上記アクティブマトリックス基板を構成する他の部材の加工プロセスに必要な薬液やガスに対して耐食性を持たせることが容易である。例えば、上記ITOや SnO_2 は、HClやHBr等の一部の酸以外の薬液やガス(各金属材料および半導体材料のエッチング液やエッチングガス、フォトリジスト、現像液、レジスト剥離液、基板の洗浄液等)に耐性を有する。上記構成によれば、上記ITO、 SnO_2 あるいはそれらにSbがドーピングされたものを主材料としている。したがって、最初に上記画素電極を形成し、その後で上記電極配線やアクティブ素子を形成することが容易になる。さらに、上記ITOや SnO_2 にSbをドーピングすることで、透明導電酸化膜の低抵抗化を図ることも可能になる。

【 0 0 2 1 】

尚、上記 SnO_2 は、耐食性が強くパターニングが困難であるために、従来アクティブマトリックス基板の画素電極には使用されなかった。しかしながら、上述のように感光性を有するゾルゲル材料とすることによってパターニングが容易になり、画素電極への適用が可能になる。また、上記 SnO_2 は、可視光に対する透過率が上記ITOより優れているため、上記 SnO_2 を画素電極に用いることによって、透過率の優れたアクティブマトリックス基板が形成される。

【 0 0 2 2 】

また、第2の発明は、絶縁基板上に、格子状に配列された電極配線と、上記電極配線における各格子点毎に設けられた複数のアクティブ素子と、上記アクティブ素子を介して上記電極配線に接続された複数の画素電極を有するアクティブマトリックス基板の製造方法であって、上記画素電極を、上記電極配線およびアクティブ素子を形成する工程より前の工程で、ゾルゲル材料を用いて形成することを

特徴としている。

【 0 0 2 3 】

上記構成によれば、上記第 1 の発明の場合と同様に、画素電極の材料としてスピコート法やディップ法で塗布することができるゾルゲル材料を採用することによって真空成膜装置を用いる必要がなく、上記画素電極の製造プロセスが短縮される。さらに、上記画素電極が形成された後に上記電極配線およびアクティブ素子が形成されるので、上記電極配線やアクティブ素子の耐熱温度が 3 0 0 ℃程度であっても、それらに熱的ダメージを与えることなくアクティブマトリックス基板が形成される。

【 0 0 2 4 】

また、第 3 の発明の液晶表示装置は、上記第 1 の発明のアクティブマトリックス基板、あるいは、上記第 2 の発明のアクティブマトリックス基板の製造方法によって製造されたアクティブマトリックス基板を用いたことを特徴としている。

【 0 0 2 5 】

上記構成によれば、上記画素電極の製造プロセスが短縮されて低価格化が図られたアクティブマトリックス基板が用いられて、液晶表示装置の低価格化が実現される。

【 0 0 2 6 】

【発明の実施の形態】

以下、この発明を図示の実施の形態により詳細に説明する。図 1 は、本実施の形態のアクティブマトリックス基板における縦断面図である。本実施の形態のアクティブマトリックス基板においては、絶縁基板としてのガラス基板 2 1 上に、画素電極 2 2、格子状に配列された走査電極 2 3 および信号電極、電極配線の各交差部毎に設けられた複数のアクティブ素子としての T F T 2 4 等が形成されている。ここで、画素電極 2 2 は、ガラス基板 2 1 上に、走査電極 2 3 および信号電極でなる電極配線や T F T 2 4 に先立って形成されている。

【 0 0 2 7 】

尚、図 1 中、2 5 は走査電極 2 3 に接続されたゲート電極、2 6 はゲート絶縁膜、2 7 はチャネル層、2 8 はコンタクト層、2 9 は上記信号電極に接続された

ソース電極、30はドレイン電極、31は絶縁保護膜である。そして、ゲート電極25,ゲート絶縁膜26,チャネル層27,コンタクト層28,ソース電極29およびドレイン電極30で、TFT24を構成している。

【0028】

上記断面構成を有するアクティブマトリックス基板は、以下のようにして形成される。

(画素電極22の形成)

上記画素電極22は、以下のようにして形成される。すなわち、まず、ガラス基板(コーニング社製#1737)21の表面に、ITOまたは SnO_2 等の透明導電酸化膜でなる画素電極パターン(厚み約 $0.1\text{ }\mu\text{m}$)を形成する。その場合、上記透明導電酸化膜は、通常のスパッタ法等の真空成膜技術を用いずに、以下に述べるようなゾルゲル法を用いて成膜する。

【0029】

上記ゾルゲル法とは、金属の有機化合物あるいは無機化合物を溶液とし、溶液中で化合物の加水分解・重縮合反応を進ませてゾルをゲルとして固化し、ゲルの加熱によって酸化物固体を作成する方法である。図2に、一例として、金属アルコキシドを原料とするゾルゲル法によって薄膜を作成する手順を示す。出発原料としては、重縮合反応が可能な金属アルコキシドが適しているが、金属アルコキシドと一緒に用いれば金属塩や金属アセチルアセトナート錯体等も使用できる。溶媒としては各種アルコールを使用するのが一般的である。金属アルコキシドを溶媒で希釈した(ステップS1)後、水を加えて加水分解・重縮合反応を行わせてゾルを形成する(ステップS2)。そしてゾルを基板に塗布してゲル膜を生成する(ステップS3)。塗布法としては、ディッピング法,スピンのコーティング法,メニカスコーティング法等を用いる。その後、ゲル膜を乾燥し、残留有機物を除去するために 500°C 程度の熱処理を行なう(ステップS4)。こうして、酸化膜が成膜される。

【0030】

上述のようなゾルゲル法を用いれば、上記ガラス基板21上にゾルゲル溶液を塗布して焼成するだけで簡単に透明導電酸化膜を形成することができるため、真

空装置を用いずに成膜することができ、安価に成膜でき尚且つ大面積成膜にも容易に対処できるのである。

【 0 0 3 1 】

尚、上記ゾルゲル法によって成膜が可能な酸化膜の種類やその原理等の詳細については、「作花済夫“ゾル-ゲル法の科学”, アグネ承風社」等に詳しく記載されている。また、透明導電性酸化膜であるITOの成膜例については、「“ゾルゲル法によるITO薄膜の作製”, Journal of the Ceramic Society of Japan, vol.102, No.2, pp.200-205, 1994」等で報告されている。

【 0 0 3 2 】

次に、上記ゾルゲル法によって成膜された透明導電酸化膜を、画素電極22の形状にパターンニングする。パターンニングの方法としては、フォトリソグラフィ等の技術によって上記透明導電酸化膜上に所定のパターンのレジストを形成し、ウェットエッチングやドライエッチングによって不要な透明導電酸化膜を除去する方法が一般的である。例えば、上記透明導電酸化膜としてITOを用いた場合のエッチングには、HBrや塩化第二鉄水溶液を用いることができる。また、上記透明導電酸化膜として SnO_2 を用いた場合のエッチングには、(亜鉛触媒+塩酸)を用いることができる。

【 0 0 3 3 】

また、更に好ましいパターンニング方法として、上記ゾルゲル法によって透明導電酸化膜を形成する際にゾルゲル材料自身に感光性を持たせて、レジストを用いずにパターンニングする方法がある。例えば、アセチルアセトン(AcAc)やベンゾイルアセトン(BzAc)等のキレート剤で化学修飾された金属アルコキシドを用いてゲル膜を形成すると、そのゲル膜は紫外線照射によって溶解度が大きく変化する。すなわち、紫外線が照射されたゲル膜はキレート結合が切断されて、アルカリ溶液やアルコールに不溶化するのである。尚、上記キレート化剤としてAcAcやBzAc等の β -ジケトン化合物を添加することでゾルゲル材料に感光性を付与する方法は、文献「“Effects of UV-Irradiation on the Formation of Oxide Thin Films from Chemically Modified Metal-Alkoxides”, Journal of Sol-Gel Science and Technology, 2, pp.581-585 (1994)」等に記載されている。

【 0 0 3 4 】

また、化学修飾されていないゾルゲル材料に、別途、感光性樹脂を添加して、ゾルゲル材料に感光性を持たせることも可能である。具体的には、透明導電酸化膜を形成するゾルゲル材料と感光性を有する樹脂とを適度な割合でブレンドすることで、ゾルゲル材料に感光性を付与することが可能になる。例えば、ゾルゲル材料に光重合性を有するモノマー（例えばアクリル系モノマー）と重合開始剤とをブレンドした材料の前駆膜に紫外線を照射すると、モノマーが重合して網目状の高分子（高分子ネットワーク）が形成され、その高分子ネットワークの隙間にゾルゲル材料が存在した状態になる。その後、現像処理を行うことによって紫外線が照射された重合部分の膜のみネガパターンとして残存し、未照射部は未重合のモノマーと共にゾルゲル材料も現像液に溶解するのである。最後に、500℃程度の焼成を行い、高分子ネットワークやゾルゲル材料中の残留有機物を除去する。尚、上記感光性樹脂としては、市販のネガ型フォトレジスト等を使用することもできる。

【 0 0 3 5 】

また、上記ゾルゲル材料自身に感光性を持たせる他の方法としては、感光性を有さない通常のゲル膜に対してエキシマレーザを照射して、ゲル膜を分解することによってパターニングすることも可能である。

【 0 0 3 6 】

図3は、上記感光性を持たせたゾルゲル材料を用いて画素電極22を形成する際の手順を示す。①で、上述のようにして感光性を持たせたゾルゲル材料をディッピング法、スピンコーティング法、メカスコーティング法等によってガラス基板21上に塗布法して透明導電酸化膜を形成する。②でプリベークを行い、③で紫外線等の光を露光する。④で、現像処理を行ってネガパターンを残す。⑤で、500℃程度の温度で焼成を行う。

【 0 0 3 7 】

このように、上記感光性を持たせたゾルゲル材料を用いて画素電極22を形成することによって、図5に示す製造プロセスから、レジスト塗布、ポストベーク、エッチング、レジスト剥離および洗浄の各プロセスを省略して短縮することが可

能になる。したがって、真空装置を用いずに安価に成膜できることに加えて製造プロセスを短縮でき、製造装置に拘わる設備投資を削減すると共に、アクティブマトリックス基板自身の低価格化が実現可能になるのである。

【 0 0 3 8 】

(走査電極 2 3 の形成)

上述のようにして画素電極 2 2 が形成されると、次に、画素電極 2 2 が形成されたガラス基板 2 1 上に、金属膜からなる走査電極 2 3 及び走査電極 2 3 に連なるゲート電極 2 5 を $0.1\ \mu\text{m} \sim 0.5\ \mu\text{m}$ の厚みで形成する。すなわち、Ta, Al, Mo, Cr 等をスパッタ法で成膜し、フォトリソグラフィ技術及びエッチング技術を用いて所定の形状にパターニングする。尚、走査電極 2 3 の形成工程中に積層構造体に掛る最高温度は、スパッタ成膜時における $100^{\circ}\text{C} \sim 250^{\circ}\text{C}$ である。

【 0 0 3 9 】

(TFT 2 4 の形成)

次に、得られた積層構造体上に、 SiN_x や SiO_2 から成るゲート絶縁膜 (厚み $0.3\ \mu\text{m} \sim 0.4\ \mu\text{m}$) 2 6、 a-Si(i) (真性) 層から成るチャネル層 (厚み $0.03\ \mu\text{m} \sim 0.1\ \mu\text{m}$) 2 7、 $\text{a-Si(n}^+)$ 層から成るソース・ドレイン電極用のコンタクト層 (厚み $0.05\ \mu\text{m} \sim 0.15\ \mu\text{m}$) 2 8 をプラズマ CVD (化学蒸着) 法で成膜し、フォトリソグラフィ技術およびエッチング技術を用いて所定の形状にパターニングする。尚、TFT 2 4 の形成工程中に積層構造体に掛る最高温度は、プラズマ CVD 成膜時における $300^{\circ}\text{C} \sim 350^{\circ}\text{C}$ である。

【 0 0 4 0 】

(信号電極の形成)

次に、得られた積層構造体上に、金属膜から成る信号電極 (厚み $0.1\ \mu\text{m} \sim 0.5\ \mu\text{m}$)、TFT 2 4 のソース・ドレイン電極 (厚み $0.1\ \mu\text{m} \sim 0.5\ \mu\text{m}$) 2 9, 3 0 を形成する。すなわち、Ta, Al, Mo, Cr 等をスパッタ法で成膜し、フォトリソグラフィ技術及びエッチング技術を用いて所定の形状にパターニングする。尚、信号電極の形成工程中に積層構造体に掛る最高温度は、スパッタ成膜時の $100^{\circ}\text{C} \sim 250^{\circ}\text{C}$ である。

【 0 0 4 1 】

(絶縁保護膜 3 1 の形成)

次に、得られた積層構造体上に SiN_x や SiO_2 から成る絶縁保護膜 3 1 をプラズマ CVD 法で成膜し、フォトリソグラフィ技術およびエッチング技術を用いて所定の形状にパターニングする。尚、絶縁保護膜 3 1 の形成工程中に積層構造体に掛る最高温度は、プラズマ CVD 成膜時の $300^\circ\text{C} \sim 350^\circ\text{C}$ である。

【 0 0 4 2 】

以上の各工程によって、本実施の形態におけるアクティブマトリックス基板が完成する。本アクティブマトリックス基板は、画素電極 2 2 が、ゾルゲル材料から成膜された透明導電酸化膜であると共に、走査電極 2 3 , 信号配線および TFT 2 4 が形成される工程より前に形成されることが特徴である。

【 0 0 4 3 】

一般に、上記ゾルゲル材料は、基板にスピンコート法やディップ法で塗布することができる。したがって、ゾルゲル材料を採用することによって、真空成膜装置を必要とせずに透明な画素電極 2 2 を形成することができ、画素電極 2 2 の製造プロセスを短縮することが可能になるのである。

【 0 0 4 4 】

また、一般に、上記ゾルゲル材料は、残留有機物を除去するために成膜時に 500°C 程度の高温焼成を必要とする。そのために、仮に TFT 2 4 や電極配線を形成した後にゾルゲル法によって画素電極 2 2 を形成すると、以下のような問題が発生するのである。

【 0 0 4 5 】

すなわち、上記アクティブマトリックス基板の場合には、上記 TFT 2 4 形成時に、プラズマ CVD 法を用いて $300^\circ\text{C} \sim 350^\circ\text{C}$ の温度で水素を付加しながら a - Si 膜を成膜している。したがって、得られた a - Si 膜を後の工程で a - Si の成膜温度以上の高温に曝すと、水素の脱離が発生して a - Si 膜の特性が変化してしまう。すなわち、TFT 2 4 の素子特性が劣化してしまうのである。また、金属膜からなる電極配線においては、 500°C もの高温で焼成すると、金属膜の表面が酸化して電気特性が劣化するという問題が生じるのである。

【 0 0 4 6 】

しかしながら、本実施の形態においては、上記電極配線およびTFT24を形成する工程より前に画素電極22を形成している。したがって、電極配線やTFT24の耐熱温度が350℃程度であっても、上記電極配線およびTFT24に熱的ダメージを与えることなくアクティブマトリックス基板を形成することができるのである。

【0047】

また、上記アクティブマトリックス基板は、上記画素電極22を構成する透明導電酸化膜を、感光性を有するゾルゲル材料を用いて形成することによって、パターニングの際に、フォトリソストを用いたエッチングを行う必要がない。したがって、フォトリソストを用いた従来のパターニングプロセス(図5参照)に比べて、図3に示すようにフォトリソストパターニング工程およびエッチング工程を無くしてプロセスを短縮することができる。したがって、製造装置に真空系を必要としないことに加えて製造プロセスを短縮でき、製造装置に拘わる設備投資を削減できると共に、アクティブマトリックス基板自身の低価格化も実現できるのである。

【0048】

さらに、上記実施の形態におけるアクティブマトリックス基板においては、ゾルゲル法によって形成される画素電極22の材料としてITOや SnO_2 を使用している。これらの材料は、本アクティブマトリックス基板を構成する他の部材の加工プロセスに必要な薬液やガスに対して耐食性を有している。例えば、ITOや SnO_2 は、HClやHBr等の一部の酸に対しては耐食性が弱い、それ以外の薬液やガス(各金属材料、半導体材料のエッチング液やエッチングガス、フォトリソスト、現像液、レジスト剥離液、基板の洗浄液等)に耐性を有している。したがって、最初に画素電極22を形成し、その後で電極配線やTFT24を形成することが容易になる。また、ITOや SnO_2 にSbをドーピングすることで、透明導電酸化膜の低抵抗化を図ることも可能になる。

【0049】

特に、上記 SnO_2 は、耐食性が強くパターニングが困難であることから、従来はアクティブマトリックス基板の画素電極用には使用されなかった。しかしなが

ら、上記実施の形態によれば、上述のように感光性を有するゾルゲル材料を用いることでパターニングが容易になるため、画素電極 2 2 への適用が可能になる。また、 SnO_2 は、可視光に対する透過率がITOよりも優れている。そのため、 SnO_2 を画素電極 2 2 に用いることで、透過率の優れた、つまり光利用効率の優れたアクティブマトリックス基板を形成することが可能になる。

【0050】

尚、上記実施の形態におけるアクティブマトリックス基板は、アクティブマトリックス駆動型のフラットパネル型ディスプレイ全般や、その他フラットパネル形状を有する二次元画像検出器等に使用することができる。

【0051】

特に、アクティブマトリックス駆動型LCDは、CRT(陰極線管)に比べて、LCDの奥行きが小さい、消費電力が少ない、画面がフラットで画像の歪みが発生しない、地磁気の影響を受けない、200ppi(ピクセル/インチ)程度の高精細化が可能等の種々の特徴を生かし、ノートPC(パーソナルコンピュータ)、デスクトップPC、一般のTV(テレビジョン)、ハイビジョン(高品位)TV、カーナビゲーション等の分野で急速に市場を広げており、LCD自身の低価格化も強く求められている。このようなLCDの低価格化の要求に対し、上記アクティブマトリックス基板を用いてLCDを製造することで、LCDの低価格化が実現できるのである。

【0052】

【発明の効果】

以上より明らかなように、第1の発明のアクティブマトリックス基板は、画素電極を、ゾルゲル材料を用いて成膜された透明導電酸化膜で構成するので、絶縁基板上にスピンコート法やディップ法で塗布することができる。したがって、真空成膜装置を用いる必要がなく、上記画素電極の製造プロセスを短縮できる。

【0053】

また、上記第1の発明のアクティブマトリックス基板は、上記画素電極としての透明導電酸化膜を、上記電極配線およびアクティブ素子が形成される工程より前の工程で成膜すれば、残留有機物を除去するために500℃程度の高温焼成を

行っても、耐熱温度が500℃よりも低い上記電極配線やアクティブ素子に熱的ダメージを与えることはない。

【0054】

また、上記第1の発明のアクティブマトリックス基板は、上記ゾルゲル材料に感光性を持たせれば、上記透明導電酸化膜を画素電極の形状にパターンニングする際にフォトリソストパターンニング工程及びエッチング工程を必要とはせず、フォトリソストを用いる従来のパターンニングよりも工程を短縮できる。したがって、上記画素電極の製造プロセスを更に短縮できる。

【0055】

また、上記第1の発明のアクティブマトリックス基板は、上記ゾルゲル材料にキレート化剤を添加すれば、形成されたゲル膜は紫外線照射によってアルカリ溶液やアルコールに対する溶解度が大きく変化する。したがって、上記ゾルゲル材料に容易に感光性を付与することができる。

【0056】

また、上記第1の発明のアクティブマトリックス基板は、上記ゾルゲル材料に感光性樹脂を添加すれば、上記ゾルゲル材料に容易に感光性を付与することができる。

【0057】

また、上記第1の発明のアクティブマトリックス基板は、上記画素電極の材料としてのゾルゲル材料を、ITO、SnO₂あるいはそれらにSbがドーピングされたものを主材料とすれば、当該アクティブマトリックス基板を構成する他の部材の加工プロセスに必要な薬液やガスに対して、耐食性を持たせることができる。したがって、上記画素電極を形成した後に上記電極配線やアクティブ素子を形成することを、容易に可能にできる。また、上記ITOやSnO₂にSbをドーピングすることで、透明導電酸化膜の低抵抗化を図ることができる。

【0058】

さらに、上記耐食性が強くパターンニングが困難なSnO₂を上記画素電極として使用可能にし、上記ITOを使用した場合よりも可視光に対する透過率が優れたアクティブマトリックス基板を形成できる。

【 0 0 5 9 】

また、第2の発明のアクティブマトリックス基板の製造方法は、画素電極をゾルゲル材料を用いて形成するので、スピコート法やディップ法で塗布することによって形成できる。したがって、上記画素電極の形成に真空成膜装置を用いる必要がなく、上記画素電極の製造プロセスを短縮できる。

【 0 0 6 0 】

その際に、上記画素電極を、上記電極配線およびアクティブ素子が形成される工程より前の工程で形成するので、残留有機物を除去するために500℃程度の高温焼成を行っても、耐熱温度が500℃よりも低い上記電極配線やアクティブ素子に熱的ダメージを与えることはない。

【 0 0 6 1 】

また、第3の発明の液晶表示装置は、上記第1の発明のアクティブマトリックス基板、あるいは、上記第2の発明のアクティブマトリックス基板の製造方法によって製造されたアクティブマトリックス基板を用いるので、上記画素電極の製造プロセスが短縮されて低価格化が図られたアクティブマトリックス基板を用いることによって、液晶表示装置の低価格化を実現できる。

【図面の簡単な説明】

【図1】 この発明のアクティブマトリックス基板における断面図である。

【図2】 金属アルコキシドを原料としてゾルゲル法で薄膜を作成する手順を示す図である。

【図3】 感光性を有するゾルゲル材料を用いた画素電極の形成手順を示す図である。

【図4】 従来のアクティブマトリックス基板の断面図である。

【図5】 図4における画素電極のパターニングプロセスを示す図である。

【符号の説明】 21…ガラス基板、

22…画素電極、

23…走査電極、

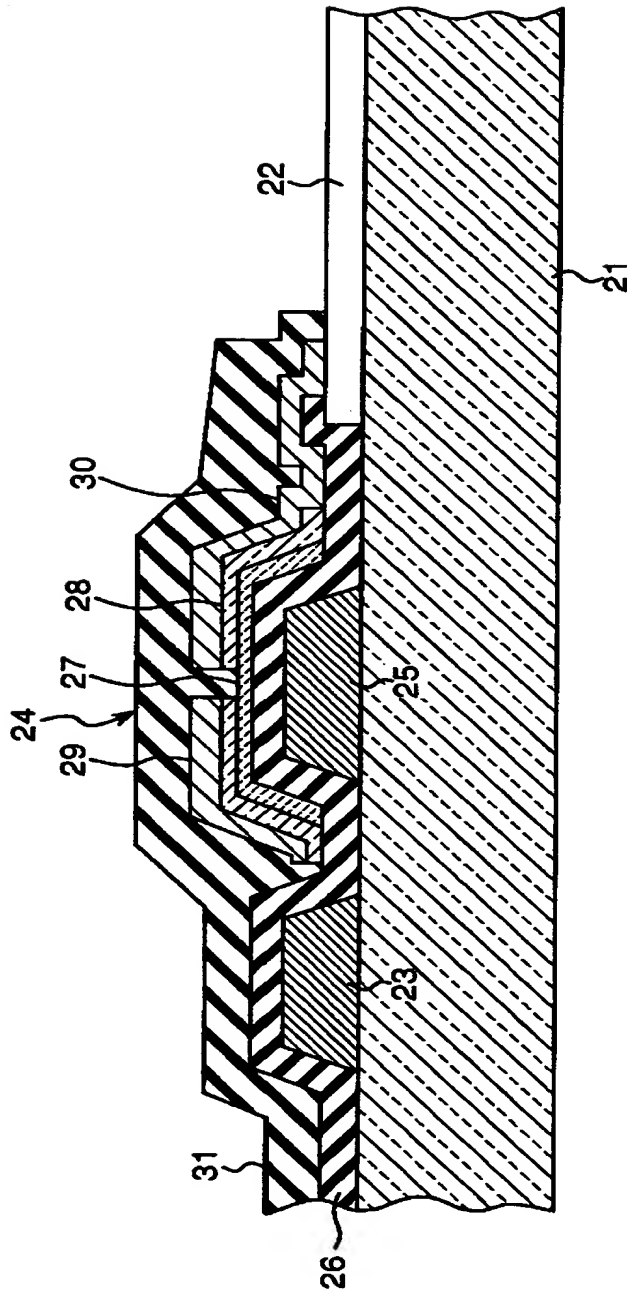
24…TFT、

25…ゲート電極、

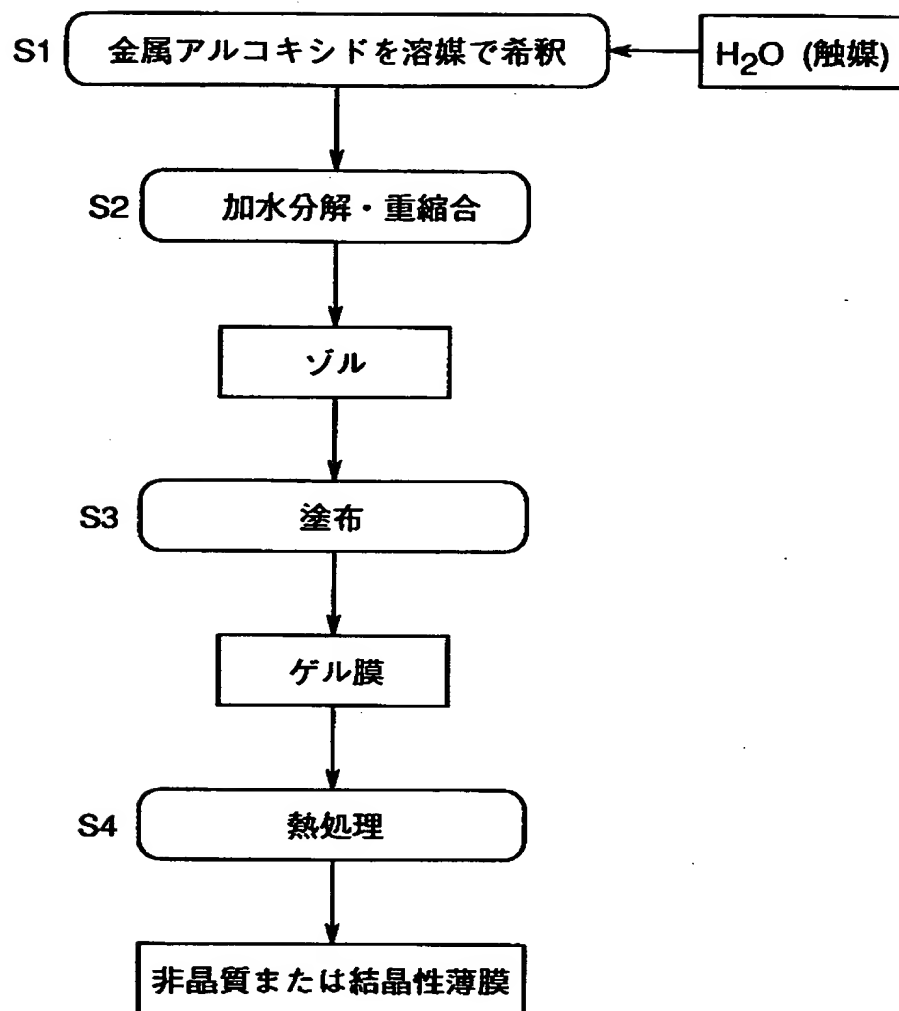
- 2 6 … ゲート絶縁膜、
- 2 7 … チャネル層、
- 2 8 … コンタクト層、
- 2 9 … ソース電極、
- 3 0 … ドレイン電極、
- 3 1 … 絶縁保護膜。

【書類名】 図面

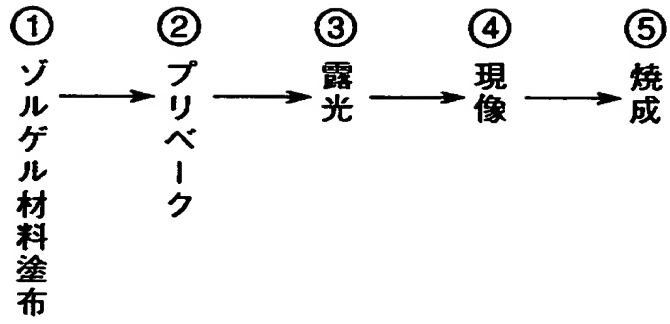
【図 1】



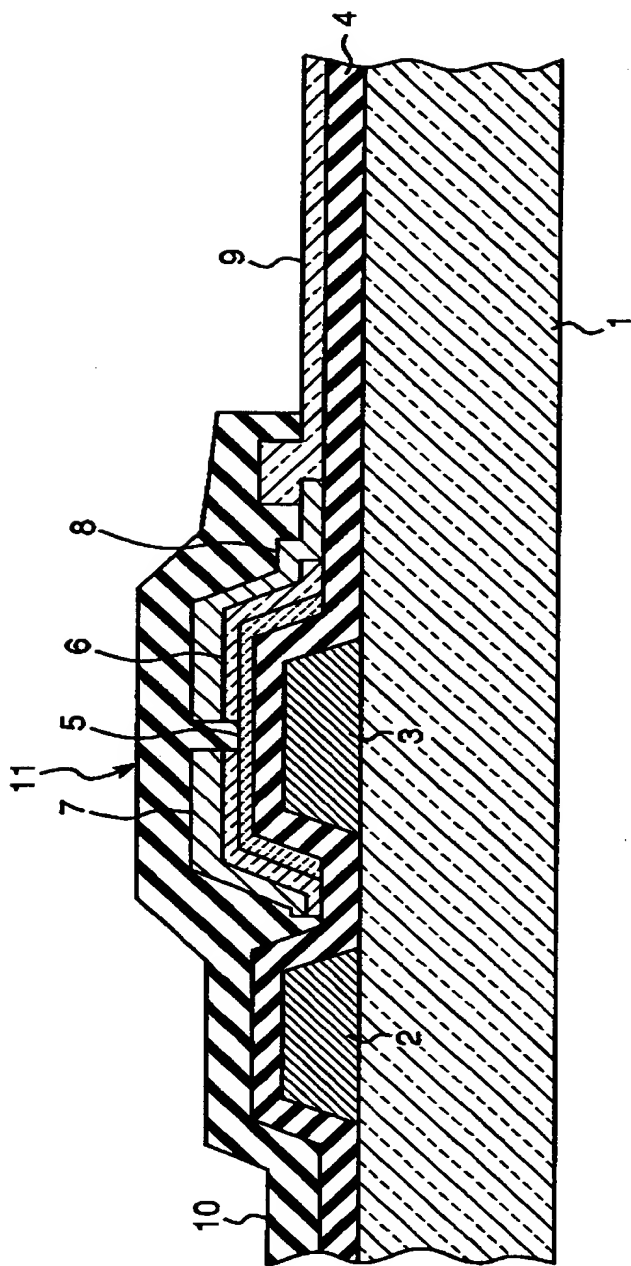
【図 2】



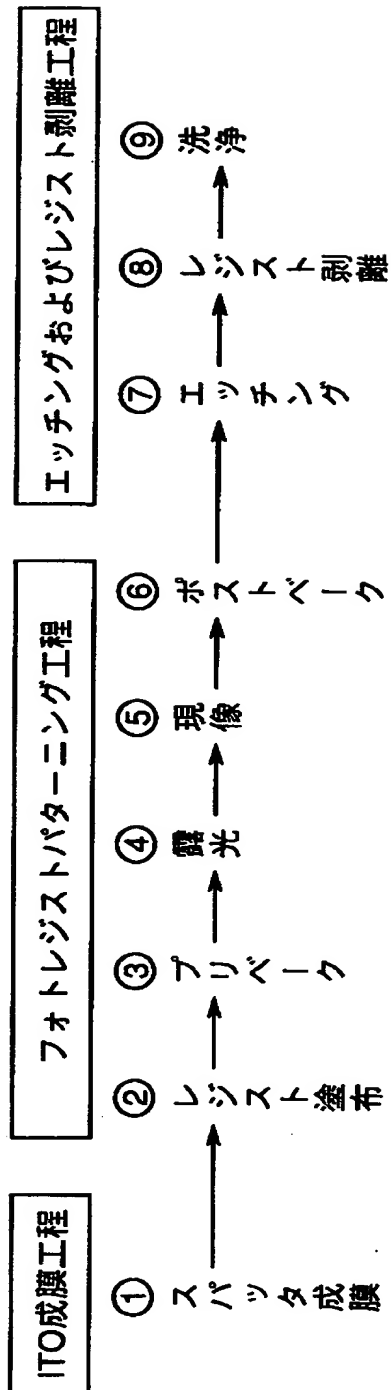
【図 3】



【図 4】



【図5】



【書類名】 要約書

【要約】

【課題】 画素電極の製造プロセスを大幅に短縮する。

【解決手段】 画素電極 2 2 は、ゾルゲル材料を用いてスピンコート法やディップ法で塗布することによって真空成膜装置を用いずに形成でき、製造プロセスを短縮できる。その際に、走査電極 2 3 , 信号配線および T F T 2 4 の形成前に形成することによって、電極配線や T F T 2 4 の耐熱温度が 3 5 0 ℃程度であっても熱的ダメージを与えることはない。さらに、感光性を有するゾルゲル材料を用いることによって、パターニングの際に、フォトリジストパターニング工程およびエッチング工程を無くしてプロセスを短縮できる。こうして、製造装置に拘わる設備投資を削減すると共に、アクティブマトリックス基板自身の低価格化も実現できる。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000005049]

1. 変更年月日 1990年 8月29日
[変更理由] 新規登録
住 所 大阪府大阪市阿倍野区長池町22番22号
氏 名 シャープ株式会社